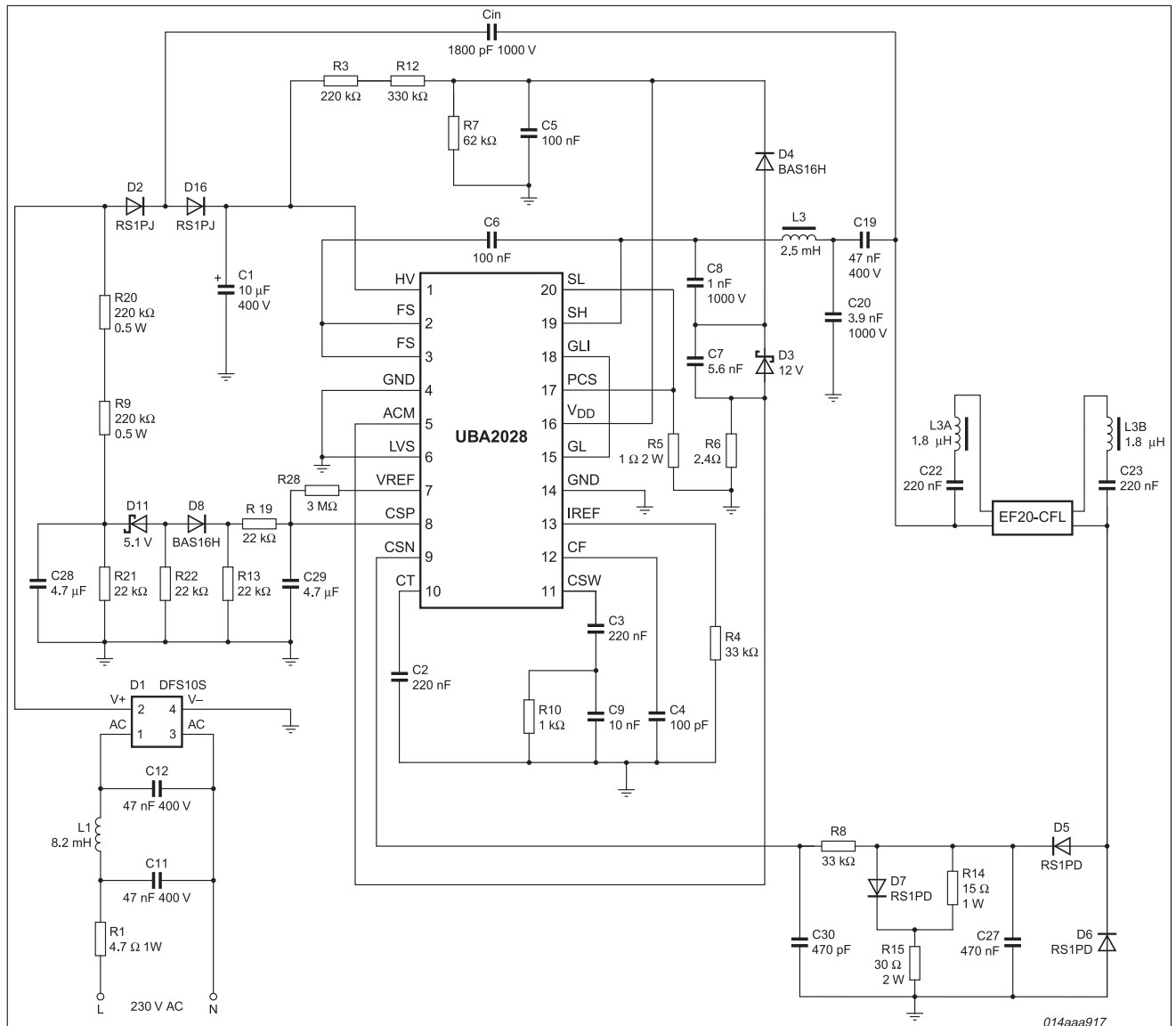


UBA2028 — драйвер CFL-ламп с регулировкой яркости в широких пределах



Типовая схема включения UBA2028 для сети 230 В/50 Гц

NXP Semiconductors анонсировал новую, полностью интегрированную микросхему высоковольтного силового драйвера UBA2028 для компактных ламп дневного света (CFL). Устройство позволит производителям светотехники создавать высококачественные CFL-лампы с малым временем разогрева, беспрецедентными возможностями по регулировке яркости (до 10 % от полной интенсивности свечения), малыми размерами и увеличенным сроком жизни (более 15000 часов).

UBA2028 интегрирует в себе 3 Ом MOSFET-транзисторы с рабочим напряжением до 600 В и предназначен для управления CFL-лампами мощностью до 21 Вт.

Ключевые характеристики UBA2028

- Два встроенных (600В, 3 Ом) MOSFET-транзисторы;
- рабочий ток до 280 мА;
- ток запуска до 1,5 А;
- регулируемый ток и время разогрева;
- управление по току;
- единоразовый запуск;
- отключение питания при выходе лампы из строя;
- корпус SO-20L с типовым ТКК 75К/Вт.
- увеличенное время «жизни».

Источник: <http://www.compel.ru>

Freescale Semiconductor: S08SG — 8-битный микроконтроллер для автоэлектроники

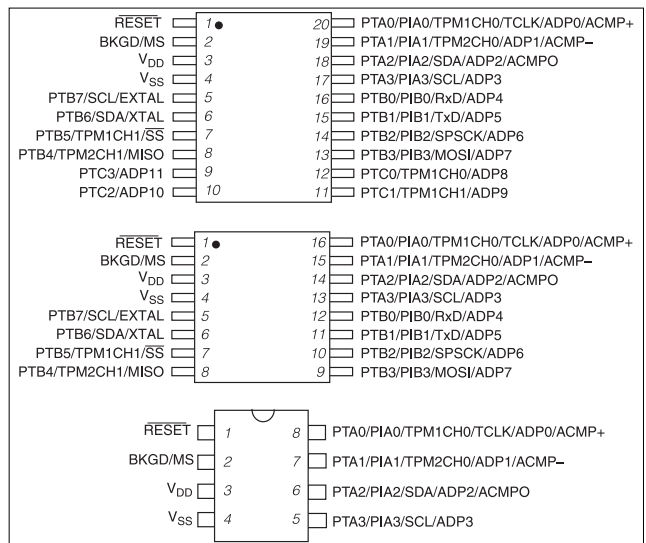
Микроконтроллер предназначен для использования в подчиненных узлах сети LIN, в устройствах общего назначения, а также в электронике с ограниченными размерами.

Встроенные в S08SG периферийные модули способствуют сокращению длительности проектирования, снижению затрат, экономии размеров платы и улучшению качества.

Благодаря интегрированию в микроконтроллер S08SG модуля фоновой отладки (BDM) с однопроводным интерфейсом существенно облегчается процесс проектирования. Данный модуль позволяет опросить состояние регистров без прерывания исполнения программы. Использование модуля сократит длительность проектирования, т.к. все необходимые изменения можно сделать прямо в составе отлаживаемого устройства в режиме реального времени. Отладочный модуль также может предоставить доступ к ячейкам памяти с ограничениями по доступу. Применение S08SG способствует снижению затрат, экономии размеров платы и улучшению качества за счет исключения потребности во внешних кварцевом резонаторе, схеме LVI, стабилизаторе напряжения, мультиплексоре ввода-вывода, схеме сторожевого таймера и инструментальных средствах.

Отличительные особенности:

- ядро HCS08 с частотой до 40 МГц;
- от 4 до 32 кбайт внутренней FLASH-памяти;
- от 256 Байт до 1 кбайт внутренней RAM;



Обозначение выводов в корпусах TSSOP-16/20 и SOIC-8

- интерфейсы UART, SPI и I²C;
- до 16-каналов 10-битного АЦП;
- поддержка внутрисхемной эмуляции (ICE);
- однопроводной модуль фоновой отладки (BDM);
- доступные корпуса: TSSOP-28, TSSOP-20, TSSOP-16 и SOIC-8;
- доступные диапазоны рабочих температур: –40...+85°C; –40...+105°C; –40...+125°C.

Источник: <http://www.ebvnews.ru/>

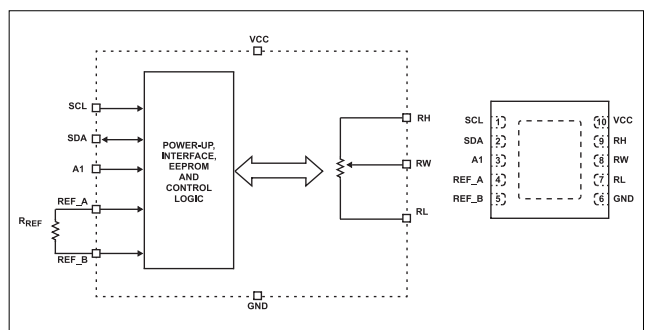
Прецизионный цифровой потенциометр ISL22317

Патентуемый в настоящее время высокоточный цифровой потенциометр ISL22317 компании INTERSIL характеризуется допуском на сопротивление резистора не более 1%, скомпенсированным в ноль сопротивлением щетки потенциометра и более чем 200-кратным превосходством по точности конкурирующих решений.

Потенциометр отличается малым ТКС (± 10 ppm/°C) и возможностью прецизионной регулировки сопротивления. В любом из положений щетки потенциометра поддерживается отклонение от идеального сопротивления в пределах $\pm 1\%$ и, таким образом, выбранное сопротивление воспроизводится с точностью не хуже 99%. Микросхема ISL22317 также содержит EEPROM для хранения заданного положения щетки потенциометра в течение всего срока службы ИС или до изменения настройки пользователем.

Отличительные особенности:

- 128 шагов регулировки;
- последовательный интерфейс I²C;
- выбор адреса в режиме ведомый (slave) при помощи управляющего вывода;
- опции полного сопротивления (маркировка W, U и T): 10, 50 и 100 кОм;



Расположение выводов и блок-схема

- стабильность работы во всем диапазоне рабочих температур;
- EEPROM для хранения положения щетки;
- диапазон напряжения питания: 2,7...5,5 В;
- диапазон рабочих температур: –40...+125°C;
- корпус: TDFN-10 размером 3×3 мм.

Источник: <http://www.ebvnews.ru/>

Анатолий Нефедов (г. Москва)

Микросхемы двухканальных LVDS-приемопередатчиков 5559ИН19У, К5559ИН19У, К5559ИН19АУ

Копирование, тиражирование и размещение данных материалов на Web-сайтах без письменного разрешения редакции преследуется в административном и уголовном порядке в соответствии с Законом РФ.



5559ИН19У — КМОП-микросхема, содержащая две пары LVDS-передатчиков и приемников, оптимизированная для использования в высокоскоростных и низкочастотных системах передачи данных. За счет использования LVDS-технологии микросхема способна передавать данные со скоростью до 400 Мбит/с.

Передатчики 5559ИН19У принимают LVTTTL/LVCMOS-сигналы и преобразуют их в LVDS-сигналы. Приемники получают LVDS-сигналы и преобразуют их в 3 В КМОП-сигналы. Буферы на LVDS-входах имеют схему помехозащищающего смещения, которая при плавающем входном сигнале устанавливает на выходах приемника высокий логический сигнал.

Если на входы E_n и nE_n подать соответствующие логические сигналы, то выходы прибора перейдут в высокоимпедансное состояние. Активируются все приемники и передатчики прибора одновременно.

Таблица 1 описывает состояние выходов микросхемы в зависимости от значения сигналов на управляющих входах E_n и nE_n .

ИС имеют сигнал отключения передатчиков (выходы с «третьим состоянием»), однополярное питание, встроенную защиту входов приемника от электрического смещения, состояния высокого импеданса на выходах LVDS при выключении питания и соответствуют стандарту TIA/EIA-644-ALVDS.

Структурная схема ИС представлена на рис. 1. Они выпускаются в металлокерамическом корпусе типа НО2.16-1В.

LVDS-передатчики и приемники, прежде всего, предусмотрены для применения в несложных межблочных конфигурациях, как показано на рис. 1.

Данная конфигурация обеспечивает «чистую» подачу сигнала для ускорения работы передатчиков. Приемник подключается к передатчику через согласованный носитель, которым может быть стандартный кабель с витой парой или обычные дорожки на печатной плате. Обычно дифференциальный импеданс линии передачи составляет около 100 Ом.

При подключении интерфейса LVDS «точка-точка» (рис. 2) согласующий резистор в 100 Ом располагает-

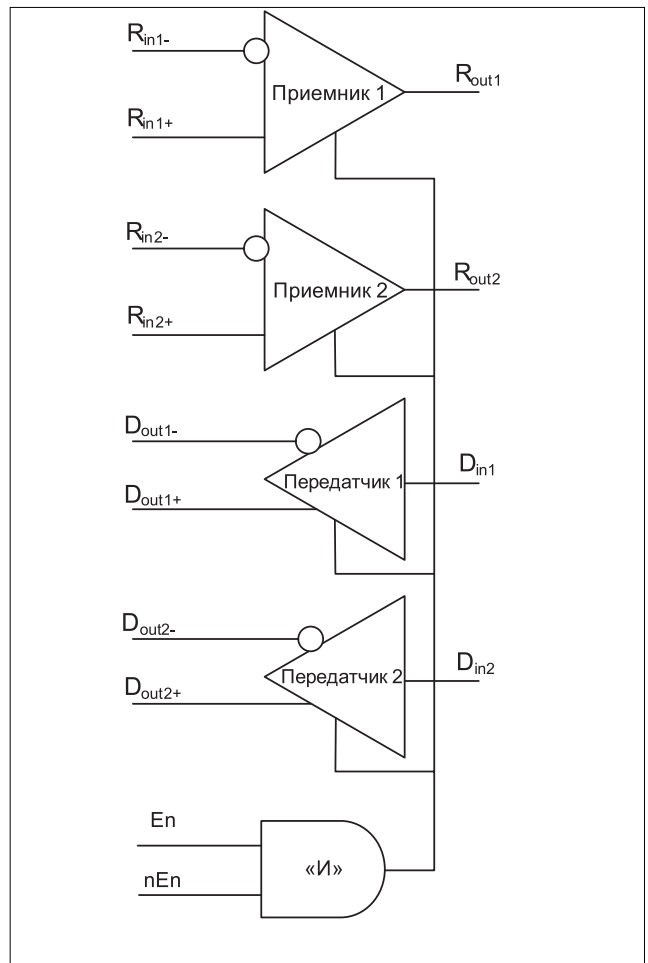


Рис. 1

ся максимально близко к входным выводам приемника. Согласующий резистор преобразует выходной ток передатчика (токовый режим) в напряжение, которое определяется приемником.

Возможны и другие схемы включения, например, включение с несколькими приемниками. Использование выходов с тремя состояниями позволяет отключать выходы устройства, что способствует снижению потребления энергии при отсутствии передачи данных.

Приемник LVDS является высокоскоростным устройством, обладающим большим усилением, способ-

Таблица 1

E_n	nE_n	LVDS Out	LVC MOS Out
L or Open	L or Open	OFF	OFF
H	L or Open	ON	ON
L or Open	H	OFF	OFF
H	H	OFF	OFF

L or open — низкий уровень или отсутствие сигнала

H — высокий уровень сигнала

OFF — выключен

ON — включен

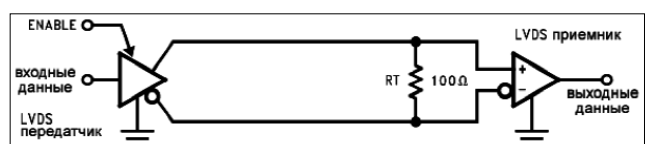


Рис. 2

Таблица 2. Назначение выводов МС

Номер вывода	Обозначение вывода	Назначение вывода
1	Rout1	Цифровой выход приемника 1-го канала, уровни LVCMOS
2	D _{in1}	Цифровой вход передатчика 1-го канала, уровни LVCMOS
3	R _{in1-}	Инверсный вход приемника 1-го канала, уровни LVDS
4	R _{in1+}	Прямой вход приемника 1-го канала, уровни LVDS
5	D _{out1-}	Инверсный выход передатчика 1-го канала, уровни LVDS
6	D _{out1+}	Прямой выход передатчика 1-го канала, уровни LVDS
7	U _{cc}	Напряжение питания
8	GND	Общий вывод
9	En	Прямой сигнал разрешения работы микросхемы
10	D _{out2+}	Прямой выход передатчика 2-го канала, уровни LVDS
11	D _{out2-}	Инверсный выход передатчика 2-го канала, уровни LVDS
12	R _{in2+}	Прямой вход приемника 2-го канала, уровни LVDS
13	R _{in2-}	Инверсный вход приемника 2-го канала, уровни LVDS
14	D _{in2}	Цифровой вход передатчика 2-го канала, уровни LVCMOS
15	nEN	Инверсный сигнал разрешения работы микросхемы
16	R _{out2}	Цифровой выход приемника 2-го канала, уровни LVCMOS

ным увеличивать небольшой дифференциальный сигнал (20 мВ) до КМОП логических уровней. Из-за большого усиления и жесткого порогового значения необходимо учитывать амплитуду помех на линии передачи.

Назначение выводов микросхемы приведено в табл. 2.

Электрические параметры

Статические характеристики:

а) Цифровых входов LVCMOS (D_{in}, nEn, En):

- Входной ток высокого уровня при U_{IN} = U_{cc}: J | ±10 | мкА
- Входной ток низкого уровня при U_{IN} = 0: J | ±10 | мкА

б) Передатчика LVDS (D_{out+}, D_{out-}):

- Дифференциальное выходное напряжение:

250...450 мВ

- Изменение дифференциального выходного напряжения при R_L = 100 Ом (рис. 2): ≤35 мВ

- Напряжение смещения: 1,125...1,375 В

- Ток короткого замыкания при D_{in} = U_{cc}, D_{out+} = 0 или D_{in} = 0, D_{out} = 0: ≤15 мА

- Дифференциальный ток короткого замыкания

включен, D_{out+} = D_{out-} = 0: ≤9 мА

- Входной ток утечки при U_{cc} = 0, U_{out} = 0,36 В:

≤ | ±20 | мкА

- Входной ток утечки в «третьем состоянии»:

≤ | ±10 | мкА

в) Приемника LVDS (R_{in+}, R_{in-}):

- Дифференциальное напряжение переключения в «1» при U_{cm} = 1,2 В; 0,05 В; 2,35 В: ≤35 мВ

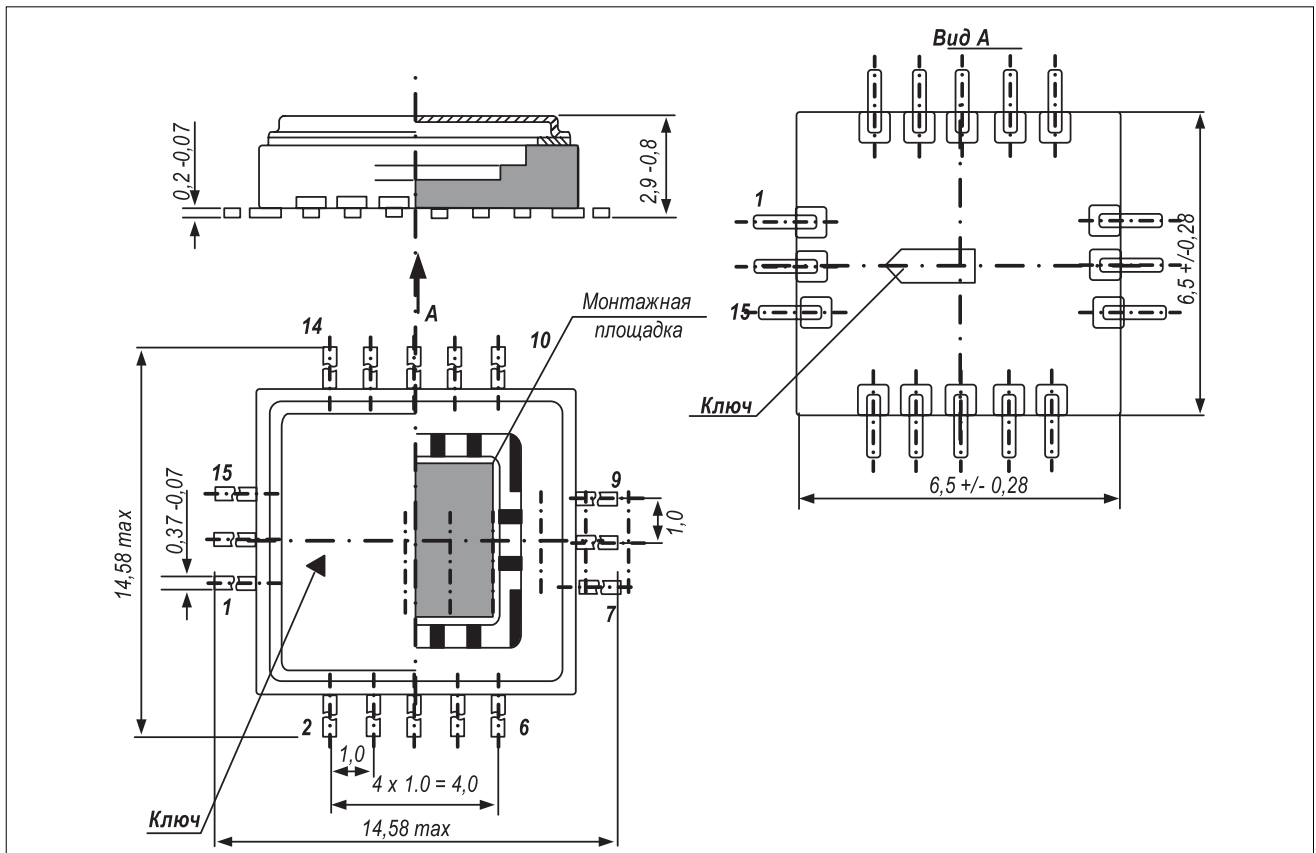


Рис. 3

- Дифференциальное напряжение переключения в «0»: $\geq |-100|$ мВ
 - Входной ток при $U_{cc} = 3,6$ В, $U_{in} = 0$: $\leq |\pm 12|$ мкА
- при $U_{cc} = 0$, $U_{in} = 0$; 3,6 В: $\leq |\pm 10|$ мкА
- г) Приемника LVCMOS (R_{out}):
- Выходное напряжение высокого уровня при $I_{OH} = -0,4$ мА $U_{ID} = 200$ мВ: $\geq 2,7$ В
 - Выходное напряжение низкого уровня при $I_{OL} = 2$ мА, $U_{ID} = 200$ мВ: $\leq 0,25$ В
 - Входной ток утечки в «третьем состоянии» при $U_{cc} = 3,6$ В, $U_{out} = 0$ В, U_{cc} : $\leq |\pm 10|$ мкА
 - Ток потребления при $E_n = 3,3$ В: ≤ 35 мА
 - Ток потребления с выходами в «третьем состоянии» при $E_n = 0$: ≤ 25 мА

Динамические параметры:

- д) Передатчика LVDS (D_{out+} , D_{out-1}):
- Время задержки распространения сигнала от D_{in} до D_{out} , $R_L = 100$ Ом: ≤ 2 нс
 - Разница времен задержки распространения сигнала между каналами при $R_L = 100$ Ом: $\leq 0,5$ нс
 - Длительность фронта переключения сигнала при $R_L = 100$ Ом: ≤ 1 нс
 - Время задержки перехода в «третье» состояние при выключении при $R_L = 100$ Ом: ≤ 3 нс
 - Время задержки перехода из «третьего» состояния при включении при $R_L = 100$ Ом: ≤ 6 нс
- е) Приемника LVCMOS (R_{out}):
- Время задержки распространения сигнала от R_{in} до R_{out} : $\leq 3,5$ нс
 - Разница времен задержки распространения сигнала между каналами: $\leq 0,5$ нс
 - Длительность фронта переключения сигнала: ≤ 14 нс
 - Время задержки перехода в «третье» состояние при выключении: ≤ 8 нс
 - Время задержки перехода из «третьего» состояния при включении: ≤ 7 нс

Примечание: U_{ID} — входное дифференциальное напряжение на входах R_{in+} , R_{in-} .

Предельно допустимые и предельные режимы эксплуатации

- Напряжение питания: 3...3,6 В
- в пределах режима: ≤ 4 В

- Входное напряжение высокого уровня:
 - на выводах D_{in} , nE_n , E_n : 2... U_{cc} , В
 - в предельном режиме: $U_{cc} + 0,3$ В
- Входное напряжение низкого уровня:
 - на выводах D_{in} , nE_n , E_n : 0...0,8 В
 - в предельном режиме: $\geq |-0,3|$ В
- Значение статического электричества: ≥ 2 кВ
- Синфазное напряжение на выводах R_{in+} , R_{in-} : 0,05...3 В
 - в предельном режиме: -0,3...+3 В
- Ток короткого замыкания на выходе R_{out} : ≤ 50 мА
- Частота функционирования: ≤ 200 МГц
- Температура окружающей среды: 5559ИН19У, К5559ИН19У: -60...+125°C, К5559ИН19АУ: 0...70°C

Рекомендации по применению

На выводах питания необходимо использовать высокочастотные керамические конденсаторы емкостью 0,1 мкФ и 0,001 мкФ (лучше для поверхностного монтажа). Дополнительное использование развязывающих конденсаторов на печатной плате усиливает развязку. Для их подключения должны быть использованы многократные сквозные соединения. Полупроводниковый танталовый конденсатор емкостью 10 мкФ (35 В) или больше подключается к точке входа питания на печатной плате между источником питания и «землей». Согласующий резистор должен совпадать по значению с дифференциальным импедансом или сопротивлением линии передачи и составлять от 90 до 130 Ом. Обычно достаточно одного резистора со стороны приемника с точностью 1% и 2%.

ИС имеет два приемника и если необходим только один, то неиспользуемые входы другого необходимо оставлять неподключенными к заземлению или к другим источникам напряжения. Входной сигнал смещается с помощью повышающих или понижающих внутренних источников постоянного тока для установления высокого напряжения на выходе. Эта встроенная схема гарантирует стабильно высокий уровень выходного напряжения на неподключенных входах.

Маркировка: 5559ИН19У — ИН19; К555919У — КН19; К5559ИН19АУ — КИН19.

Внимание!

Издательство «Ремонт и Сервис 21» приглашает авторов.
С условиями сотрудничества Вы можете ознакомиться на сайте:

www.remserv.ru

Тел./факс: 8-499-795-73-26

Свои предложения направляйте по адресу: 123001, г. Москва, а/я 82
или по E-mail: ra@coba.ru